

Б. Л. Толстых, С. А. Еремин

ОДНОКРИСТАЛЬНАЯ 16-РАЗРЯДНАЯ МИКРОПРОЦЕССОРНАЯ СБИС ПОВЫШЕННОЙ ПРОИЗВОДИТЕЛЬНОСТИ

Однокристалльная 16-разрядная СБИС КР581ВЕ1 предназначена для использования в качестве центрального процессора микроЭВМ «Электроника 60Т». В функциональном отношении аналогом СБИС является центральный процессор микроЭВМ «Электроника 60», построенный на основе четырех БИС микропроцессорного комплекта серии К581*, т. е. СБИС КР581ВЕ1 на одном кристалле реализует функции четырех БИС. СБИС представляет собой 16-разрядный микропроцессор с микропрограммным управлением, реализованный на базе *n*-канальной МДП-технологии с поликремниевыми затворами. Схемотехника СБИС основана на использовании 4-фазной динамической логики. Применение для управления логикой четырех серий неперекрывающихся во времени тактовых сигналов позволяет реализовать на кристалле все необходимые функциональные узлы и блоки для хранения, сдвига и логического преобразования информации. СБИС можно условно разделить на три основных блока: обработки информации, управления выполнением команд и микропрограммного запоминающего устройства (МПЗУ) (рис. 1).

Блок обработки информации предназначен для выполнения логических и арифметических операций в составе микроЭВМ «Электроника 60Т» и имеет традиционную регистровую архитектуру. В состав блока входят: 8-разрядное арифметическое логическое устройство (АЛУ), 26 восьмиразрядных регистров общего назначения (РОН), 16-разрядный регистр микрокоманд, регистр-указатель для адресации к РОН, устройство управления, реализованное на программируемой логической матрице (ПЛМ), схемы дешифрации кодов операции. АЛУ может обрабатывать 8-разрядные операнды. Для обработки 16-разрядных слов информационный канал СБИС работает двойными циклами. Адресация к 10 РОНам — прямая, к 4 — прямая и косвенная, а к остальным 12 — только косвенная. Последняя осуществляется с помощью 3-разрядного регистра указателя.

* Микропроцессорные комплекты интегральных схем / Под ред. А. А. Васенкова и В. А. Шахнова. — М.: Радио и связь, 1982, с. 70—80.

Блок управления выполнением операций реализует генерацию адресов в МПЗУ и управляющих сигналов для операций ввода-вывода информации. Управление операциями осуществляется с помощью программируемой матрицы трансляции (ПМТ), построенной на двух

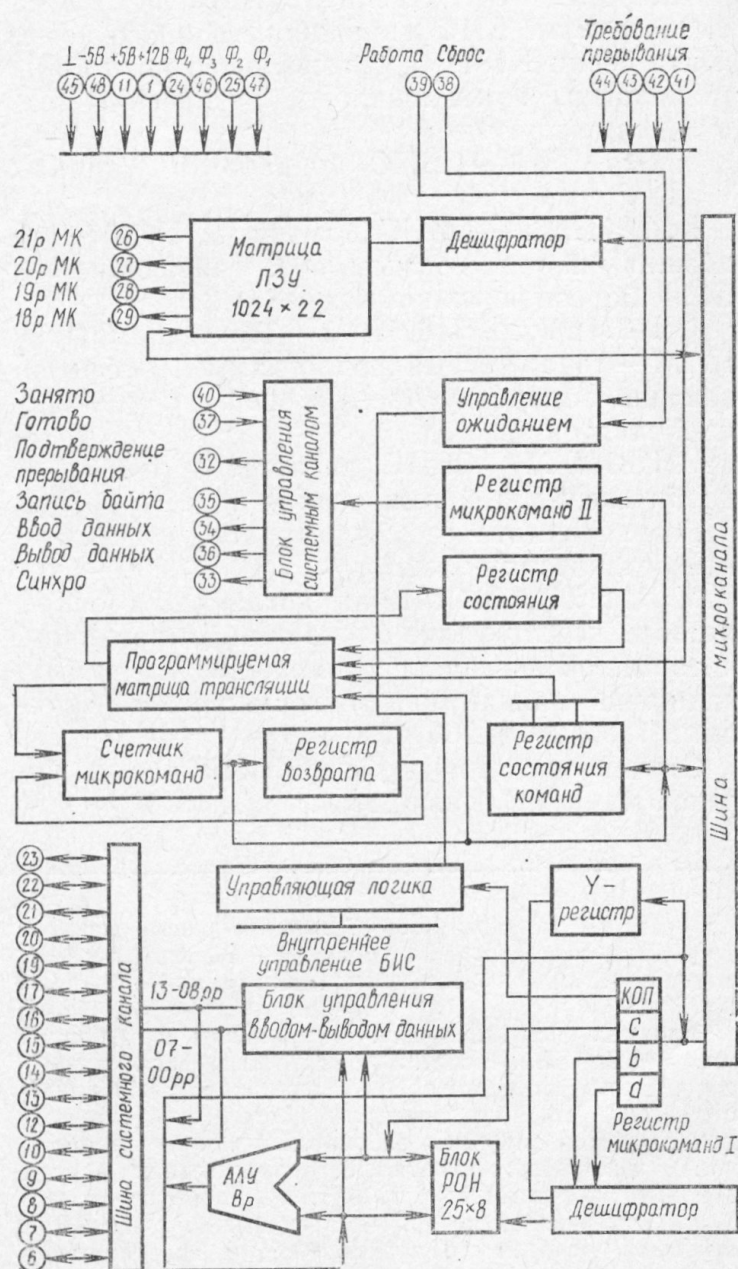


Рис. 1. Функциональная схема однокристалльного микропроцессора КР581ВЕ1.

ПЛМ, которые генерируют адреса микрокоманд, 11-разрядного счетчика микрокоманд, 11-разрядного регистра возврата, 16-разрядного регистра системных команд, 16-разрядного регистра микрокоманд, регистра прерываний, регистра состояния и схем внутреннего управления.

МПЗУ имеет емкость 1024 22-разрядных слов. Шестнадцать разрядов отводится собственно для хранения микрокоманды, один разряд — для хранения признака возврата из подпрограммы, еще один разряд хранит признак выполнения команды и, наконец, 4 разряда используются для выполнения специальных функций.

Принцип работы микропроцессорной СБИС заключается в следующем. Команда, подлежащая исполнению, поступает на совмещенную шину адреса и данных (системный канал), передается далее на шину микрокоманд (микрочанал) и записывается в регистр системных команд. Начинается процесс поиска адреса начала микропрограммы, реализующей данную системную команду. При этом команда дешифруется на ПМТ с учетом содержимого счетчика микрокоманд, регистра предыдущего состояния СБИС и кода системной команды. С выхода ПМТ найденный адрес заносится в счетчик микрокоманд и поступает через микрочанал в регистр адреса и на дешифратор МПЗУ. В МПЗУ хранятся микрокоманды, реализующие стандартный (основной) набор команд. Младшие 18 разрядов выбранной микрокоманды вновь поступают в шину микрочанала, а 4 старших разряда через шину управления координируют работу внешних устройств.

Различают регистровые, литеральные, двухцикловые микрокоманды и микрокоманды безусловного и условного переходов. При регистровых микрокомандах код операции записан с 8-го по 15-й разряды, а четырехразрядные *a*-поля и *b*-поля микрокоманды содержат адреса операндов в РОН. Запись результата обработки производится в РОН по адресу *a*-поля.

В литеральных микрокомандах один из операндов содержится в микрокоманде (4...11 разряды), адрес второго операнда задается *a*-полем, а код операции хранится в 12...15 разрядах. Результат обработки также поступает в РОН по адресу *a*-поля. С помощью микрокоманд условного перехода осуществляется проверка состояния «флагов» условий.

С помощью двухцикловых микрокоманд обеспечивается обработка 16-разрядных слов. Во втором цикле регистр микрокоманд хранит микрокоманду, занесенную в первом цикле, одновременно инвертируя младшие разряды *a*- и *b*-полей микрокоманды. Микрокоманды любого типа по шине микрочанала поступают

в регистр микрокоманд, где хранятся в течение времени их выполнения. Адресная часть микрокоманды поступает на входы дешифратора для идентификации операндов в РОН, участвующих в операции. Код операции подается на схемы дешифрации и управления работой АЛУ. Результат выполнения операции с выхода АЛУ заносится по адресу *a*-поля в соответствующий РОН. Число микрокоманд, выполняемых АЛУ, равно 84. Система микрокоманд полностью соответствует микроЭВМ «Электроника 60». Этим обеспечивается программная совместимость микроЭВМ на основе СБИС с предыдущей моделью.

Важнейшей конструктивной особенностью СБИС КР581ВЕ1, отличающей ее от четырехкристального аналога, является использование внутренней, а не внешней шины микрочанала. При этом, правда, исключается возможность подсоединения внешнего МПЗУ, так как внутренняя шина извне недоступна, однако обеспечивается не только сохранение принципа микрокомандного управления, но и существенно повышается помехоустойчивость и быстродействие центрального процессора. Это обусловлено тем, что при разработке топологии СБИС с особой тщательностью были проведены работы по минимизации емкостей разводки и межсоединений шины микрочанала, а также уменьшению проходных и нагрузочных емкостей.

Ряд положительных результатов, достигнутых при разработке СБИС, связан с особенностями используемых схемотехнических решений и методов масштабирования топологии схем аналогов. При изменении коэффициента масштабирования от 1,0 до 0,5 длительность задержки включения логического элемента И — ИЛИ — НЕ уменьшается в 2,9 раза, а длительность задержки выключения — в 2,4 раза. Выходное напряжение элемента в состоянии «Лог. 0» увеличивается от 0,57 до 0,73 В, потребляемая мощность снижается в 3,6 раза, помехоустойчивость увеличивается в 5 раз, что обеспечивает более широкую область работоспособности СБИС в зависимости от изменения питающего напряжения ± 5 В.

При разработке СБИС большое внимание уделялось экспериментальному исследованию электрических характеристик однокристалльной СБИС и четырехкристального МПК серии К581 в составе ЦП. Детально исследовались типовые области работоспособности (ТОР) этих устройств. Проверка осуществлялась по алгоритмам, соответствующим диагностическим программам функциональной проверки («Системный тест», «Тесты команд и прерываний») микроЭВМ «Электроника 60Т».

Условия работы СБИС соответствовали реальным условиям ее применения в составе пла-

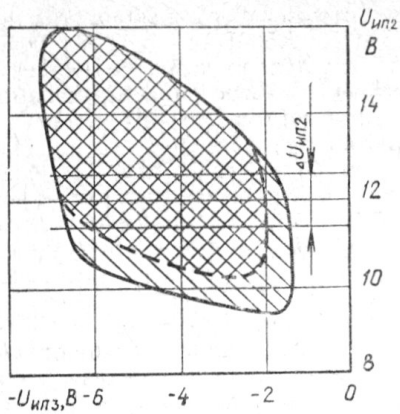


Рис. 2. Типовые области работоспособности СБИС КР581ВЕ1 в координатах $U_{ип2}$, $U_{ип3}$

ты ЦП микроЭВМ. Некоторые результаты экспериментальных исследований приведены на рис. 2. Варьировались напряжения первого $U_{ип1}$, второго $U_{ип2}$ и третьего $U_{ип3}$ источников питания. Из рассмотрения полученных ТОР следует, что допустимые изменения напряжения питания на плате ЦП микроЭВМ «Электроника 60Т» (например, $\Delta U_{ип2}$ на рис. 2) находятся примерно в центре соответствующих областей работоспособности, обеспечивая тем самым устойчивое функционирование СБИС в составе микроЭВМ. При этом области работоспособности однокристалльной СБИС в 1,5 раза шире области работоспособности четырехкристалльного варианта по диапазону питающих напряжений. Эксперимент подтвердил также улучшение приблизительно на порядок показателей надежности и четкую связь ТОР с конструктивным исполнением элементов СБИС. Сравнительные характеристики микроЭВМ «Электроника 60» и «Электроника 60Т» приведены в таблице.

Конструктивное исполнение микроЭВМ «Электроника 60Т» позволяет встраивать ее непосредственно в технологическое оборудование. Производство СБИС основано на серийной технологии, за исключением нескольких операций, которые отличаются только повышенными требованиями к точности режимов и воспроизводимости геометрических размеров. Изготовление кристаллов только одного типа вместо четырех приводит к значительной (до

5 раз) экономии кремния. За счет применения проекционной фотолитографии почти в 20 раз снижается расход шаблонов. Сборочные процессы дают экономию 48-выводных корпусов и алюминиевой проволоки для ультразвуковой приварки выводов в 4 раза. Перспективы дальнейшего развития микропроцессорного направления связаны с совершенствованием схемотехники и технологии, повышением функциональной сложности и степени интеграции, ужесточением допусков конструктивно-технологических параметров элементов СБИС. На этой основе будут создаваться мощные микроЭВМ, по своим возможностям превосходящие мини-ЭВМ среднего класса.

Статья поступила 14 ноября 1984 г.

Наименование параметра	«Электроника 60»	«Электроника 60Т»
Число кристаллов ЦП	4	1
Быстродействие (регистр-регистр), тыс. операций/с	250	400
Диапазон работоспособности по напряжению, %	± 5	± 10
Размер платы ЦП, мм	270 × 240	135 × 240
Потребляемая мощность, Вт	30	15
Масса, кг	3,0	1
Объем, мм ³	9 · 10 ⁶	5 · 10 ⁶